

Die Erfahrung hat jedoch gezeigt, daß die Verlässlichkeit
der Durchbrechung in den Fällen der Sicherungen nicht immer sehr gut war, und
dieses Durchbrechen kann der Sicherung nicht in jedem Fall gelingen, wenn die Durchbrechung in den
Integrität der Schaltkreise erzeugt wurde, der mit einer Spannung
Von versorgt wurde, die schwächer war als die notige
Durchbrechung.

But *curtains* have spanned
the *eyes* of man;

VCC versorgt wurde, die schwächer war als die notige

integrierten Schaltkreises erreicht wurde, der mit einer Spannung

dîes spesîell dann, wenn die Durcheinandspannung in innern Eines

Die Erstapprichtung habe jedocch gезeigert, dass die Verfassunglichkeit

For more information on the use of the *bioRxiv* preprint server, see the [bioRxiv](https://www.biorxiv.com) website.

Die Figure 1 zeigt beispielhaft eine Oxid-Durchbremsiche-
rung des Typs, der in dem vorhergehenden erwähnten Patent EP-A-0 408
419 mehr in Detail beschrieben wird, hingestellt nach derseleben
Technik wie in EEPROM-Speicher mit Floating-Gate-Transistoren. In
dem dargestellten Beispiel sieht ein Gate aus Polykristall-
Lithium Silicium G1, das einen ersten Letzter B bildet; ein zweiter
Letzter A wird gebildet durch eine N^+ -Diffusion in einem
monokristallinen Siliciumsubstrat. Das Gate G1 erstreckt sich über
dem Substrat, parallel über der N^+ -Diffusion, und ist davon
isoliert durch eine dünne Schicht Siliciumoxid (SiO2). Das
Siliciumoxid ist lokal, in einer Zone, die das Gate von der N^+ -
Diffusion trennt, sehr dünn. Es ist diese dünne Zone, die die
Sicherung F bildet. Im Intervall zwischen Zustand isoliert das Oxid die
beiden Letzter für Spannungen die niedriger oder gleich der Vcc-
Normalversorgung des integrierten Schaltkreises sind. Im

- die Figure 7 zeigt ein der Figure 6 entsprechendes

Exhibit 4:

- die Figure 6 zeigt eine Modifikation des Schaltplans der Sicherung;

- die Figure 5 zeigt die Zeitdiagramme von Potentialen im Fall des Wiederaufrüttbrunnens einer schon durchgebrannten

- aie függt a zalgat elne adaptate auszumutungssatz der

- die Figure 3 zeigt die Zeitdiagramme der an die Schaltungen der Figuren 2 gelegten Potentiale;

- die Figitur 2 seitig eine etliche etliche anfangsgründliche Ductusbrünen -

ଶିଖାରୀର ପଦମାଲା

- dite **Figure 1** stellt ein Beispiel einer **oxid-durchbrechenden** - **sicherung dar**, besonders gut geeignet für die Anwendung der

ein Schranken auf die bei geöffneten Zeichenungen besitzt:

der Beschreibung hervor, die sich beispielhaft und nicht

Wichtigste Besonderheiten und Vorteile der Erfindung gehen aus

bei Durchbrechungssicherungen mit düninem Isolator angewandt.

Die Erfindung mit der wir alle em. aber nicht ausschließlich

WINDHOEK AND VIOLENCE AGAINST WOMEN: INSTITUTIONALIZING THE PROBLEM

Vpp durch **ein** interne Ladungssumme des integrierten Schaltkreises geliefert wird und man vermeiden will, daß diese Ladungssumme übertragenen grob ist.

In diesem Fall fällt die Spannung Vpp sofort nach dem Durchbrunnen der Sicherung auf einen sehr viel niedrigeren Wert.

Dies ist der Zeitpunkt, in dem der Transistor T2 in Aktion tritt. Das Gatter von T2 wird auf das Potentiometer A1, wobei sein Draht an Vcc seine Source auf das Kondensator A1, während Nennwert von Vpp nahe liegt. Solange das Potentiometer A1 dem Nennwert von Vpp nahe ist (wischen dem Anfang des Rechteckimpulses Vpp und dem Zeitpunkt der Sicherung), bleibt der Transistor T2 gesperrt; sobald aber die Sicherung des Durchbrunnen ist, fällt das Potentiometer A1 auf einen viel niedrigeren Wert (z.B. 2 V), so daß der Transistor T2 leitet und wird zur Unterbrechung des Rechteckimpulses FB und unabhängig von der Vpp-Quelle verfügbaren Leistungssreserve.

Man steilt fest, daß, während der Transistor T2 Strom leitet, der Transistor T1 leitet nicht, denn sein Gatter (Knotenpunkt B1) bleibt auf einen hohen Spannung, durch Kapazitive Effekt, wobei der Transistor T3 sicher spezifit, wenn Vpp gegen Vcc fällt oder darunter und der Transistor T4 seit dem Normalbetrieb in der Sicherung läuft. Es scheint nämlich, daß, wenn man eine Sicherung mit einem Strom I durchbringt, was zu einem bestimmen Reststrom R der durchgangen ist, der spätere fürt (der Widerstand R nimmt ab mit dem Strom I), der bei einem Verbündungswiderstands verändert kann, was nachstellt; in Durchgangen eines Stroms, der grober ist als I, den Wert des Verbündungswiderstands verändert kann der Durchgangen der gewissen Fällen kann der Durchgang eines Stroms, der sehr viel Verbindungsstrom I, sogar Zerstörungen der Widerstand wird, was ganz und gar inkzeptabel ist.

Dies stellt vor allem vor das Problem des Widerstandbrüters, was es in einer schon durchgebrannten Sicherung. Es ist manchmal notig, Verbündung mit sich bringen, wobei die Sicherung wieder isolierend grober ist als der Durchbrunnenstrom I, sogar Zerstörungen der Widerstand wird, was ganz und gar inkzeptabel ist.

sicherung mitteils VPP, sieht man vor:

- einen Transistor T5 von kleiner Dimension, dessen Gate gespeist wird durch Spannungssquelle VPP:

- einen Transistor T6 von großer Dimension (der nach dem Durchbringen der Sicherung mitteils VPP den Hauptstrom liefern):

setzt man die Spannungssquelle VPP:

- einen Draht verbindet man mit dem Draht an VCC-Versorgungsquelle, einen Draht ist verbunden mit dem Draht gespeist durch das Signal FB, aber Source mit VPP: setzt man Gate wird gespeist durch das Signal FB, aber durch einen Isolationstransistor T7, dessen Gate gespeist wird durch die Spannung VPP:

- eine Kapazität C zwischen dem Gate von T6 (Knottenspunkt C1) und der Masse.

Beim Durchbringen der Sicherung verändert sich die Potentiometeranzeige VPP in der Praxis nicht über 5 V hinzu steigen kann. Es darf Tatsache, daß, wenn die Sicherung schon durchgebrannt ist, die Spannung VPP in der Praxis nicht über 5 V hinzu steigen kann. Es mag daher keine Phase, in der die Knottenspunkte A1 oder B1 auf ungefähr 20 V ansteigen können. Damals resultierte in schwächerer Strom in der Sicherung. Am Gate des Transistors T1, z.B. liegt zu einem Zeitpunkt eine Spannung höher als 5 V, während zum

Zeitpunkt des ersten Durchbruches die Gatespannung von T_1 sehr
viel höher ist und folglich die einen höheren Strom führen läßt.
Eine Ausführungsvariante der Schaltpläne der Errichtung
besteht darin, einen Strombegrenzungssteller einzufügen
zwischen dem Ende der Schaltung und der Masse und die Leitung
dieses Transistors durch ein Signal (BOOST) zu steuern, das erst
begibt, wenn die Durchbrünspannung Vpp über den Wert erreicht
hat oder praktisch erreicht.

Nach einer anderen Variante, gleichzeitig mit der
Vorangehenden verwindbar, da sie ein analogen Signal (BOOST)

benutzt

1. Integrativer Schaltkreis, gespeist durch eine Vcc- Versorgungsspannung, unter anderem eine Sicherung (F) und eine Schaltlücke zum Durchbrechen einer Schaltlücke, die sehr durchbruchempfindlich ist als die Vpp-Spannungsschaltlücke eine Integrierteinheit, die Vpp-Spannung Vcc herstellt.

2. Schaltkreis nach Anspurach 1, dadurch gekennzeichnet, daß durchgebrannter Schaltkreis aus Vpp-Spannungsschaltlücke eine Integrierteinheit, die aus der Versorgungsspannung Vcc eine Schaltlücke nach Anspurach 1 herstellt.

3. Schaltkreis nach einem der Anspurchen 1 und 2, dadurch gekennzeichnet, daß er einen ersten Transistor (T1) umfaßt, eine Sicherung, und einen zweiten Transistor (T2), eingeschaltet zwischen die Versorgungsspannung (Vpp) und die Vcc.

4. Schaltkreis nach Anspurach 3, dadurch gekennzeichnet, daß das Gatter des ersten Transistors über einem Isolationstransistor (FB), das Gatter des zweiten Transistors gesteuert wird durch das Durchbrenn-

5. Schaltkreis nach Anspurach 4, dadurch gekennzeichnet, daß der Isolationstransistor (T4) ein durch die Versorgungsspannung gesteuertes Gatter hat.

6. Schaltkreis nach Anspurach 4, dadurch gekennzeichnet, daß der Drain des ersten Transistor (T1) mit seinem Gate verbinden läßt mit einem als Widerstand geschalteten Vorspannungssatz - bzw.

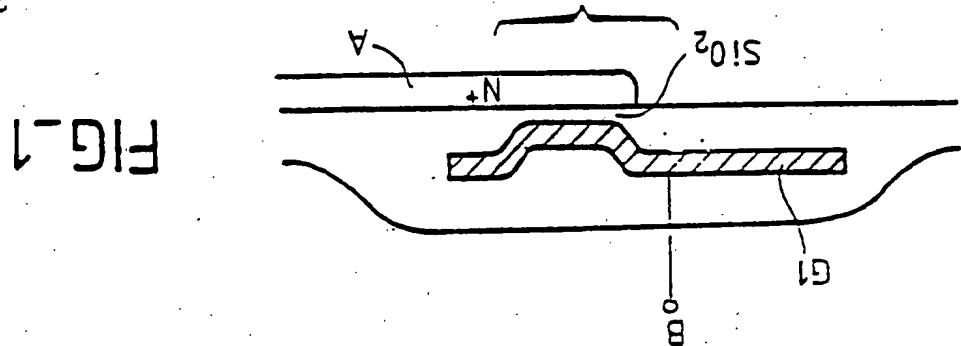
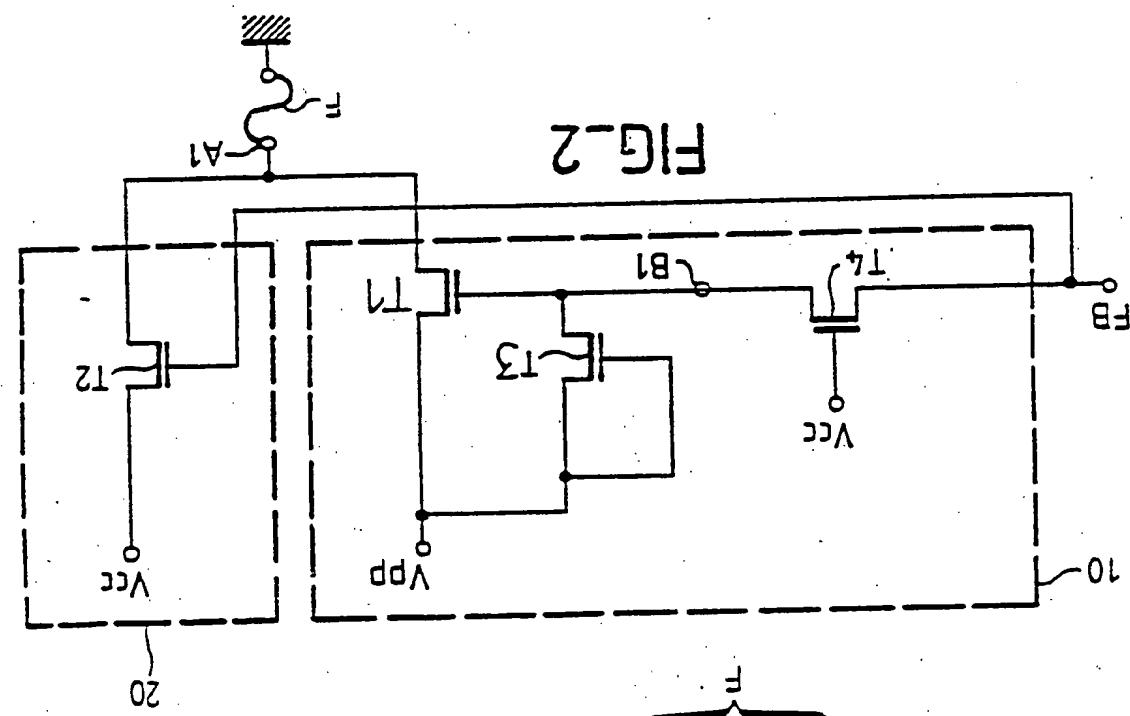
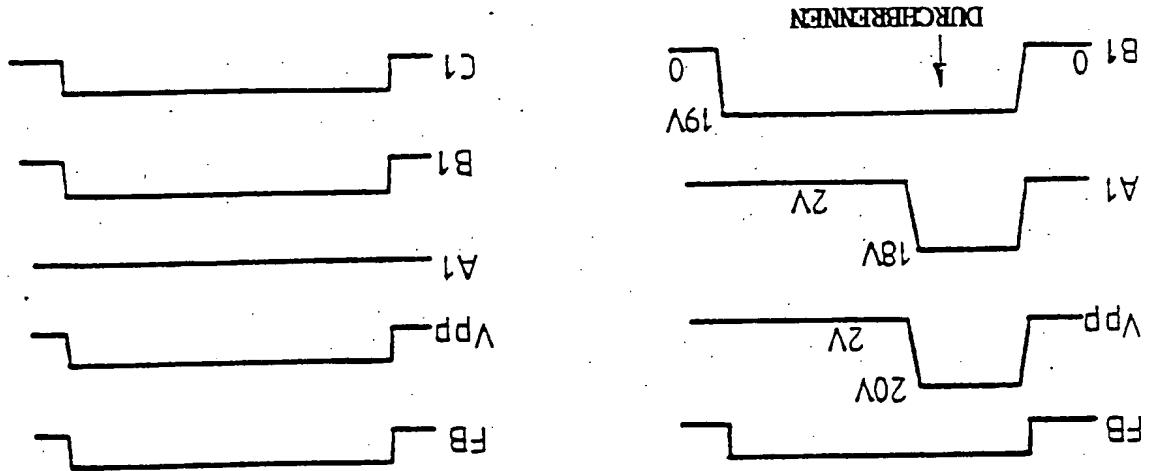
Polarisationstransistor.

PATENTANSPRÜCHE

Stärke zu Lüftern, die höher ist als die, welche die Durchläufen-
spannungslinie darstellt Lüftern kann.

12. Verfahren nach Anspruch 11, dadurch gekennzeichnet, daß
die Verzögerungsspannungslinie während ungefähr zehn Minuten
einen Strom von entgegen Nullstromen Lüftert.

13. Verfahren nach einem der Ansprüche 11 und 10, dadurch
gekennzeichnet, daß es darin besteht, eine Schleifung durchzuführen,
die Brennen, die geblendet wird durch eine sehr dünne Isolatorschicht
zwischen zwei Leitern, um diese isolierende Schicht umzuwandeln in
eine resistive Schicht.



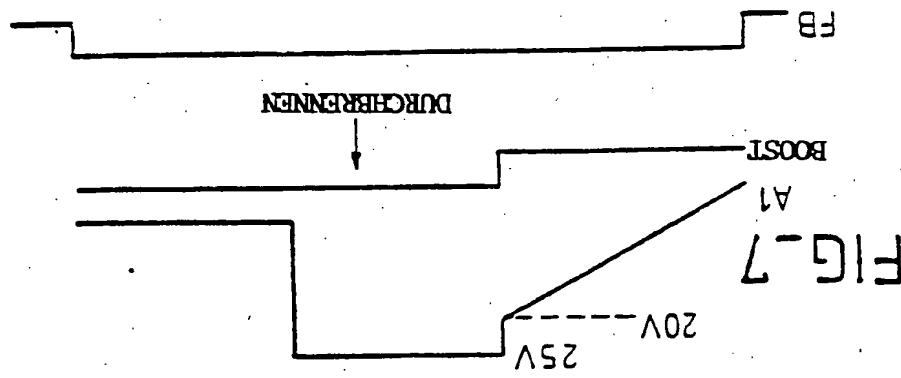


FIG-7

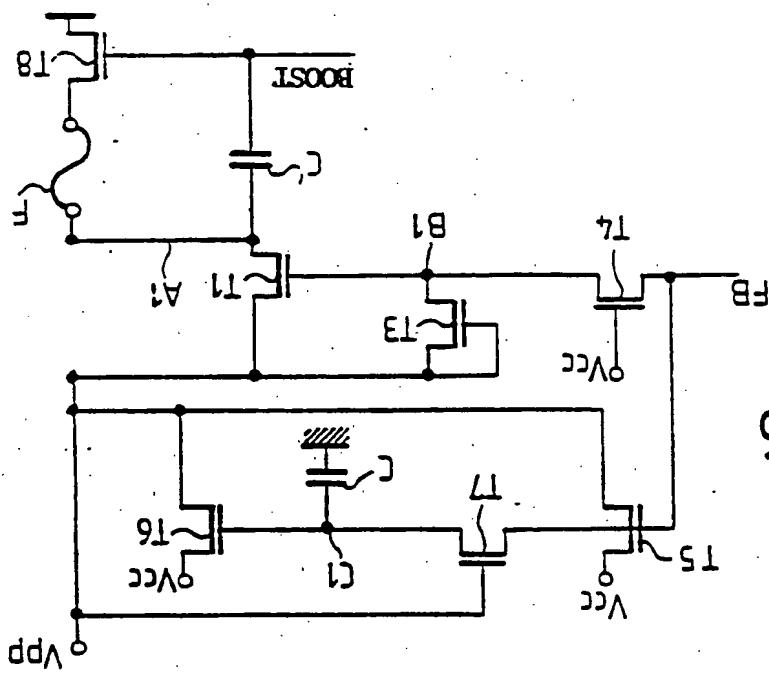


FIG-6

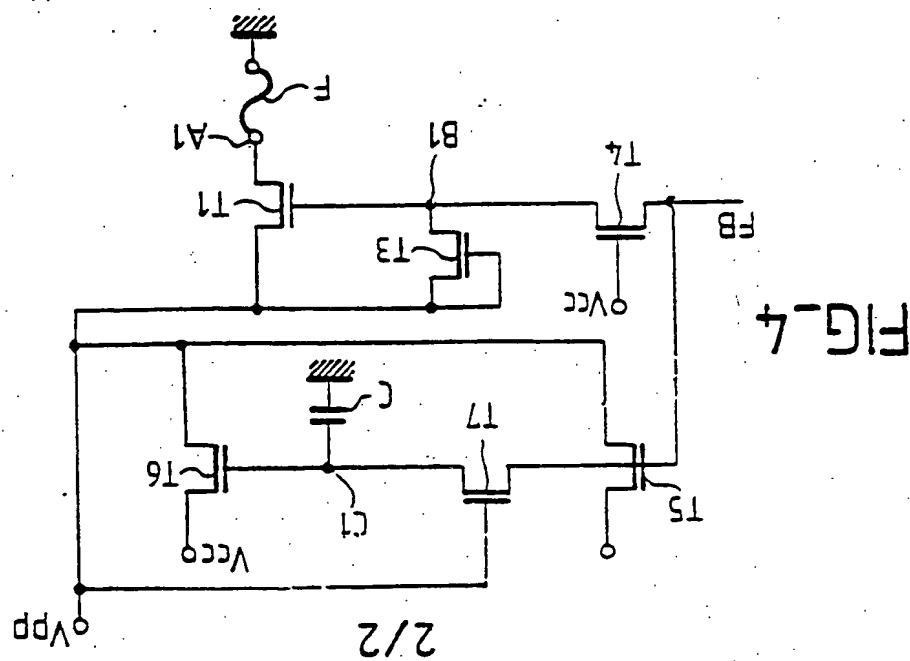


FIG-4

Antifuse programming method and circuit which supplies a steady current after a programming voltage has dropped

Patent Number: US5448187

Publication date: 1995-09-05

Inventor(s): KOWALSKI JACEK (FR)
Applicant(s): GEMPLUS CARD INT (FR)
Requested Patent: EP0598654, B1

Application Number: US19930152183 19931115
Priority Number(s): FR19920013831 19921118
IPC Classification: H03K19/0948

EC Classification: G11C17/18

Equivalent(s): DE69301225D, DE69301225T, ES2086909T, FR2698222, JP2641151B2,

JP7007080

An integrated circuit, supplied with a supply voltage Vcc, the integrated circuit including: an antifuse including terminals; and a programmed circuit for programming the antifuse, the programmed circuit using a programming voltage Vpp that is substantially higher than the supply voltage Vcc to the terminals of the antifuse so that using a programming voltage Vpp after an application of the supply voltage Vcc to the terminals of the antifuse so that programming of the antifuse is not interrupted.

Abstract

Data supplied from the esp@cenet database - 12

Page 1 of 1	espn@cenet - Document Bibliography and Abstract
-------------	---

TEL. (954) 925-1100

HOLLYWOOD, FLORIDA 33022

PO. BOX 2480

APPPLICANT: Florence Schanberg

SERIAL NO:

DOCKET NO: P2000, 0342

LERNER AND GREENBERG P.A.